

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 2003-338852

(43)Date of publication of application : 28.11.2003

(51)Int.Cl. H04L 27/36
H04L 1/00
H04L 1/16

(21)Application number : 2003-127445

(71)Applicant : MATSUSHITA ELECTRIC IND CO LTD

(22)Date of filing : 21.02.2001

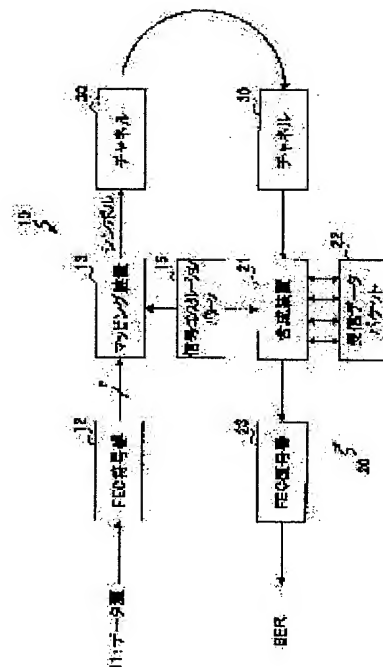
(72)Inventor : GOLITSCHKE ALEXANDER
WENGERTER CHRISTIAN
SCHMITT PHILIPP MICHAEL
SEIDEL EIKO

(54) DATA RESENDING APPARATUS

(57)Abstract:

PROBLEM TO BE SOLVED: To improve an error-correcting capability.

SOLUTION: A transmitter 10 has: a table 15 for storing a plurality of constellation patterns for resending data by using a constellation rearrangement; and a mapping apparatus 13 for modulating the data based upon one constellation pattern in the table 15. The modulated data are transmitted via a channel 30. The mapping apparatus 13 uses 16QAM as a modulation system, for example, to respectively modulate respective bits at first and second output bit positions as bits for specifying a quadrant of the constellation and respective bits at third and fourth output bit positions as bits for specifying the arrangement within each quadrant of the constellation.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2003-338852

(P2003-338852A)

(43) 公開日 平成15年11月28日 (2003. 11. 28)

(51) Int.Cl.⁷

識別記号

F I

テーマコード(参考)

H 0 4 L 27/36

H 0 4 L 1/00

B 5 K 0 0 4

1/00

1/16

5 K 0 1 4

1/16

27/00

F

審査請求 未請求 請求項の数 1 O L (全 12 頁)

(21) 出願番号 特願2003-127445(P2003-127445)
(62) 分割の表示 特願2002-566896(P2002-566896)の
分割
(22) 出願日 平成13年2月21日(2001. 2. 21)

(71) 出願人 000005821
松下電器産業株式会社
大阪府門真市大字門真1006番地
(72) 発明者 ゴリチェク アレクサンダー
ドイツ国 ランゲン 63225 モンツァシ
ュトラーセ 4シー パナソニック ヨー
ロピアン ラボラトリーズ ゲーエムペー
ハー内
(74) 代理人 100105050
弁理士 鷲田 公一

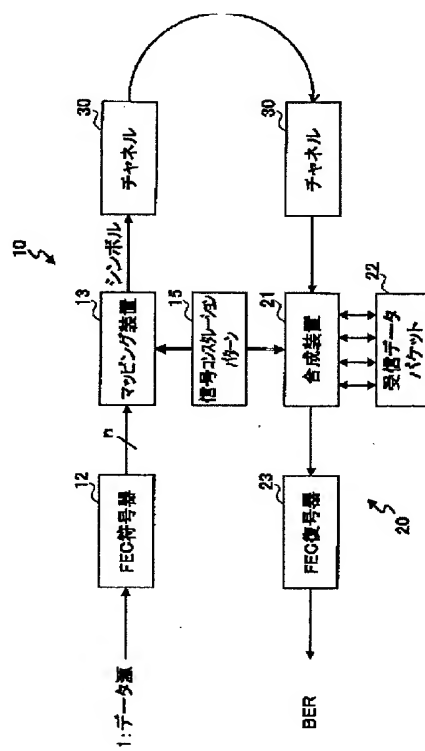
最終頁に続く

(54) 【発明の名称】 データ再送装置

(57) 【要約】

【課題】 誤り訂正能力の向上を図ること。

【解決手段】 送信機10は、コンスタレーションリアレンジメントを用いてデータの再送を行うために、複数のコンスタレーションパターンを記憶するテーブル15と、テーブル15の1つのコンスタレーションパターンに基づいてデータの変調を行うマッピング装置13とを有する。変調されたデータは、チャネル30を介して送信される。マッピング装置13は、例えば、変調方式として16QAMを用い、第1出力ビット位置および第2出力ビット位置の各ビットをコンスタレーションの象限を特定するビットとして、第3出力ビット位置および第4出力ビット位置の各ビットをコンスタレーションの各象限内の配置を特定するビットとして、それぞれ変調を行う。



【特許請求の範囲】

【請求項1】 コンスタレーションリアレンジメントを用いるデータ再送装置であって、複数のコンスタレーションパターンを記憶するテーブルと、前記テーブルの1つのコンスタレーションパターンに基づいてデータの変調を行う変調手段と、変調されたデータを送信する送信手段と、を有し、前記変調手段は、変調方式として16QAMを用い、第1出力ビット位置および第2出力ビット位置の各ビットをコンスタレーションの象限を特定するビットとして、第3出力ビット位置および第4出力ビット位置の各ビットをコンスタレーションの各象限内の配置を特定するビットとして、それぞれ変調を行う、データ再送装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 本発明は、データ再送装置に関する。

【0002】

【従来の技術】 信頼性の低い時間的に変化する回線状態を有する通信システムにおいてよく用いられる技術は、自動再送要求（ARQ：Automatic Repeat Request）方式および誤り訂正復号（FEC：Forward Error Correction）技術に基づいて誤り訂正を行うもので、ハイブリッドARQ（HARQ）と呼ばれる。よく使用される巡回冗長検査（CRC：Cyclic Redundancy Check）で誤りが検出されると、通信システムの受信部は送信部に誤って受信したデータパケットを再送するように要求する。

【0003】 エス. カレル (S. Kallel) 著、「符号合成によるタイプIIハイブリッドARQ方式の分析 (Analysis of a type II hybrid ARQ scheme with code combining)」(通信に関するIEEE会報 (IEEE Transactions on Communications)、第38巻 (Vol.38)、第8号 (No.8)、1990年8月)、および、エス. カレル (S. Kallel)、エル. リンク (R. Link)、エス. バクティヤリ (S. Bakhtiyari) 著、「メモリARQ方式の処理能力性能 (Throughput performance of Memory ARQ schemes)」(自動車技術に関するIEEE会報 (IEEE Transactions on Vehicular Technology)、第48巻 (Vol.48)、第3号 (No.3)、1999年5月) は、3つの異なるタイプのARQ方式を定義している。

【0004】 ・タイプI：誤りを含む受信パケットは破棄し、同じパケットの新しいコピーを別途再送し復号する。受信した新旧両パケットは合成しない。

【0005】 ・タイプII：誤りを含む受信パケットは破棄せず、送信部が提供する追加の冗長ビットと合成して引き続き復号を行う。再送パケットは符号化率が比較的

高く受信部で記憶値と合成される場合がある。これは再送のたびにわずかの冗長性しか付加されないことを意味している。

【0006】 ・タイプIII：タイプIIと同じであるが各再送パケットが自動復号可能であるという制約を伴う。これは送信パケットが前のパケットと合成しなくても復号可能であることを意味している。これは一部のパケットが損傷し情報がほとんど再使用できない場合に有用である。

【0007】 タイプIIおよびタイプIIIの方式は、以前受信した誤りを含むパケットからの情報を再利用できるため、タイプIに対して明らかに処理能力が高く (intelligent)、性能面で優れている。以前送信したパケットの冗長性を再利用する方式として基本的に3つの方式がある。

・ソフト合成 (Soft-Combining)

・符号合成 (Code-Combining)

・ソフト合成と符号合成の組み合わせ

【0008】 ソフト合成

ソフト合成を使用すると、再送パケットは、以前受信したシンボルと同一のシンボルを運ぶ。この場合、例えば、ディ. チェイス (D. Chase) 著、「符号合成：任意の数のノイズを含むパケットを合成するための最尤復号方法 (Code combining: A maximum-likelihood decoding approach for combining an arbitrary number of noisy packets)」(通信に関するIEEE会報 (IEEE Transactions on Communications)、COM-33巻 (Vol.COM-33)、p. 385-393、1985年5月)、または、ビー. エイ. ハービー (B.A. Harvey)、エス. ウィッカー (S. Wicker) 著、「ビタビ復号器に基づくパケット合成システム (Packet Combining Systems based on the Viterbi Decoder)」(通信に関するIEEE会報 (IEEE Transactions on Communications)、第42巻 (Vol.42)、第2/3/4号 (No.2/3/4)、1994年4月) に開示されているように、複数の受信パケットをシンボル単位 (symbol-by-symbol basis) またはビット単位 (bit-by-bit basis) のどちらかで合成する。このすべての受信パケットからの軟判定値を合成することによって、送信ビットの信頼性は受信パケットの数とパワーに比例して増加する。復号器から見た場合、すべての送信において (一定の符号率を持った) 同じFEC方式が使用される。したがって、復号器は、合成した軟判定値のみを見ているため、再送の実行回数を知る必要はない。この方式では、すべての送信パケットが同じ数のシンボルを運ぶ必要がある。

【0009】 符号合成

符号合成は、受信パケットを連結して新しい符号語 (送信回数が増加するほど符号化率が減少する) を生成する。したがって、復号器は再送ごとに適用するFEC方式を知る必要がある。再送パケットの長さは回線状態に

応じて変更可能であるため、符号合成はソフト合成に比べて柔軟性が高い。しかし、符号合成はソフト合成に比べてより多くの送信信号データを必要とする。

【0010】ソフト合成と符号合成の組み合わせ

再送パケットに以前送信したシンボルと同一のシンボルおよびそれと異なる符号シンボルが含まれている場合、同一の符号シンボルは「ソフト合成」の項で述べたソフト合成を用いて合成され、残りの符号シンボルは符号合成を用いて合成される。ここでの信号要件は符号合成の信号要件と類似している。

【0011】エム．ピー．シュミット (M.P. Schmitt) 著、「TCMおよびパケット合成を用いたハイブリッドARQ方式 (Hybrid ARQ Scheme employing TCM and Packet Combining)」、エレクトロニクス・レターズ (Electronics Letters)、第34巻 (Vol.34)、第18号 (No.18)、1998年9月に示されているように、トレリス符号化変調 (TCM: Trellis Coded Modulation) に対するHARQ性能は、再送用のシンボル・コンスタレーションを変更することによって高めることができる。その場合、その変更はシンボル単位で実行されているため、性能の向上は再送を通じてマップしたシンボル同士のユークリッド距離を最大化することによって得られる。

【0012】

【発明が解決しようとする課題】高次の変調方式（変調シンボルによって運ばれるビット数が2ビットを超える場合）を考慮すると、ソフト合成を使用した合成方法には大きな欠点がある。すなわち、ソフト合成したシンボル内でのビットの信頼性はすべての再送において一定の割合である。言い換えれば、以前受信した送信に基づくビットであって信頼性が低いものは、さらなる送信を受信した後でも信頼性が低く、同様に、以前受信した送信に基づくビットであって信頼性が高いものは、さらなる送信を受信した後でも信頼性が高い。

【0013】ビット信頼性の変化は、2次元の信号コンスタレーション・マッピングの制約によるものであり、1シンボル当たり2ビットを超えるビット数を運ぶ変調方式は、すべてのシンボルの送信尤度が等しいと仮定した場合、すべてのビットに対して同じ平均信頼性を有することができるとは限らない。平均信頼性という用語は、結局、信号コンスタレーションのすべてのシンボルに対する特定のビットの信頼性を意味する。

【0014】あるビットマッピング順序 $i_1 q_1 i_2 q_2$ のグレイ符号化信号コンスタレーションを示す図1に従って16QAM変調方式に対する信号コンスタレーションを用いると、シンボルにマッピングしたビットは、パケットの1回目の送信での平均信頼性において互いに異なる。具体的に言うと、ビット i_1 および q_1 は、信号コンスタレーション図の半分の空間にマッピングされるため、高い平均信頼性を有している。したがって、それら

の信頼性はビットが「1」を送信するか「0」を送信するかという事実とは無関係である。

【0015】これに対し、ビット i_2 および q_2 は、ビットが「1」を送信するか「0」を送信するかという事実によってその信頼性が左右されるため、低い平均信頼性を有している。例えば、ビット i_2 の場合、「1」は外側の列にマッピングされ、「0」は内側の列にマッピングされている。同様に、ビット q_2 の場合、「1」は外側の行にマッピングされ、「0」は内側の行にマッピングされている。

【0016】2回目以降の再送においてビットの信頼性は互いに一定の比率を維持するが、これは最初の再送で使用した信号コンスタレーションによって決まる。すなわち、ビット i_1 および q_1 は再送を何回行ってもビット i_2 および q_2 よりも高い平均信頼性を常に有する。

【0017】本発明の目的は、より高い誤り訂正能力を有するデータ再送装置を提供することである。

【0018】

【課題を解決するための手段】本発明のデータ再送装置は、コンスタレーションリアレンジメントを用いるデータ再送装置であって、複数のコンスタレーションパターンを記憶するテーブルと、前記テーブルの1つのコンスタレーションパターンに基づいてデータの変調を行う変調手段と、変調されたデータを送信する送信手段と、を有し、前記変調手段は、変調方式として16QAMを用い、第1出力ビット位置および第2出力ビット位置の各ビットをコンスタレーションの象限を特定するビットとして、第3出力ビット位置および第4出力ビット位置の各ビットをコンスタレーションの各象限内の配置を特定するビットとして、それぞれ変調を行う、構成を採る。

【0019】本発明は、復号器の性能を向上するためには各送信パケット受信後の平均ビット信頼性を等しくするまたはほぼ等しくすることがきわめて有益であるという認識に基づくものである。したがって、本発明の思想は、再送を通じて平均ビット信頼性が平均化されるようにビット信頼性を調整することである。これは、送信のための所定の第1信号コンスタレーションおよび少なくとも第2信号コンスタレーションを、すべての送信のそれぞれのビットに対する合成平均ビット信頼性がほぼ等しくなるように選択することによって実現される。

【0020】したがって、信号コンスタレーションの変更 (constellation rearrangement) によって変更ビットマッピングが得られる。ここでは、変調シンボル間のユークリッド距離がコンスタレーション点の移動によって再送ごとに変更可能である。この結果、平均ビット信頼性を自由に操作して平均化し、もって受信部のFEC復号器の性能向上を図ることができる。

【0021】

【発明の実施の形態】本発明の理解をさらに深めるために、以下、好適な実施の形態について添付図面を参照し

て説明する。

【0022】本実施の形態の理解を容易にするために、以下、ビット信頼性の測定基準として対数尤度比（LLR：Log-Likelihood-Ratio）の概念について説明する。まず、1回の送信用にマッピングしたシンボル内のビットLLRの単純な計算を示す。そして、次に、LLR計算を複数の送信の場合に拡張する。

$$LLR_{b_n^i|r_n}(r_n) = \log \left[\sum_{(m|b_m=b_n^i)} e^{-\frac{E_s}{N_0} \cdot d_{n,m}^2} \right] - \log \left[\sum_{(m|b_m \neq b_n^i)} e^{-\frac{E_s}{N_0} \cdot d_{n,m}^2} \right] \quad \dots (1)$$

で得られる。ここで、 $r_n = s_n$ は、シンボル s_n を送信した（AWGNの場合）という制約の下での平均受信シンボルを示し、 $d_{n,m}^2$ は、受信したシンボル r_n とシンボル s_m 間のユークリッド距離の自乗を示し、 E_s/N_0 は、観測された信号対雑音比（signal-to-noise ratio）を示す。

【0024】式（1）からLLRは信号対雑音比 E_s/N_0 および信号コンスタレーション点間のユークリッド距

$$LLR_{b_n^i|\bigcap_{j=1}^k r_n^{(j)}}(r_n^{(1)}, r_n^{(2)}, \dots, r_n^{(k)}) \\ = \log \left[\sum_{(m|b_m=b_n^i)} e^{-\sum_{j=1}^k \left(\frac{E_s}{N_0} \right)^{(j)} \cdot (d_{n,m}^{(j)})^2} \right] - \log \left[\sum_{(m|b_m \neq b_n^i)} e^{-\sum_{j=1}^k \left(\frac{E_s}{N_0} \right)^{(j)} \cdot (d_{n,m}^{(j)})^2} \right] \quad \dots (2)$$

で得られる。ここで、 j は、 j 番目の送信（ $(j-1)$ 番目の再送）である。1回の送信の場合と同様、平均LLRは信号対雑音比および各送信時におけるユークリッド距離に依存している。

【0026】コンスタレーションの変更を行わない場合、ユークリッド距離 $d_{n,m}^{(j)} = d_{n,m}^{(1)}$ はすべての送信において一定であり、したがって、 k 回の送信後のビット信頼性（LLR）は、各送信時の観測された信号対雑音比および最初の送信の信号コンスタレーション点によって定められる。もっと高いレベルの変調方式（1シンボル当たり2ビットを越える）の場合、結果として、ビットに対する平均LLRが変化し、ひいては平均ビット信頼性が異なることになる。平均信頼性の相違はすべての再送を通じて継続し、その結果、復号器の性能が低下する。

【0027】16QAM方式（16-QAM Strategy）

以下、2つの高信頼性ビットと2つの低信頼性ビットをもたらす16QAM方式の場合を例にとって説明する。ここで、低信頼性ビットの場合、信頼性は「1」または「0」の送信に依存する（図1参照）。したがって、全体として3つのレベルの信頼性が存在する。

【0028】レベル1（高信頼性、2ビット）：「1」（「0」）に対するビットマッピングは、 i ビットに対して正（負）の実空間の半分と、 q ビットに対して虚空

【0023】1回の送信（Single Transmission）

付加的白色ガウス雑音（AWGN：additive white gaussian noise）および等しい尤度のシンボルを用いたチャネルによる送信でシンボル s_n を送信したという制約の下で i 番目のビット b_n^i の平均LLRは、

【数1】

離 $d_{n,m}$ に依存することがわかる。

【0025】複数送信（Multiple Transmission）

複数送信を考えると、独立したAWGNチャネルおよび等しい尤度のシンボルでシンボル $s_n^{(j)}$ を送信したという制約の下で j 番目のビット b_n^j の第 k 送信後の平均LLRは、

【数2】

間の半分とに分離される。ここで、「1」を正の空間の半分にマッピングしても負の空間の半分にマッピングしても違いはない。

【0029】レベル2（低信頼性、2ビット）：「1」（「0」）は、 i ビットに対して内側（外側）の列にマッピングされるか q ビットに対して内側（外側）の行にマッピングされる。内側（外側）の列および行へのマッピングによってLLRが異なるため、レベル2はさらに分類される。

【0030】レベル2a： i_n を内側の列に、 q_n を内側の行にそれぞれマッピングする。

【0031】レベル2b：レベル2aの逆マッピング。 i_n を外側の列に q_n を外側の行にそれぞれマッピングする。

【0032】すべてのビットについて送信を通じて最適な平均化プロセスを確保するためには、次の項目で述べるアルゴリズムに従って信号コンスタレーションを変えることによって信頼性のレベルを変更する必要がある。

【0033】ビットマッピングの順序は最初の送信の前には確定していないが、再送を通じて一貫していなければならない。例えば、最初の送信に対するビットマッピング： $i_1 q_1 i_2 q_2 \Rightarrow$ すべての再送に対するビットマッピング： $i_1 q_1 i_2 q_2$ である。

【0034】実際のシステムにおいては、再送を通じて

の平均化プロセスを実現するために可能な信号コンスタレーションとして多数の信号コンスタレーションがある。可能なコンスタレーションのいくつかの例を図2お

よび図3に示す。図2および図3によるビット信頼性の結果を表1に示す。

【表1】

コンスタレーション	ビット i_1	ビット q_1	ビット i_2	ビット q_2
1	高信頼性 (レベル1)	高信頼性 (レベル1)	低信頼性 (レベル2b)	低信頼性 (レベル2b)
2	低信頼性 (レベル2a)	低信頼性 (レベル2a)	高信頼性 (レベル1)	高信頼性 (レベル1)
3	低信頼性 (レベル2b)	低信頼性 (レベル2b)	高信頼性 (レベル1)	高信頼性 (レベル1)
4	高信頼性 (レベル1)	高信頼性 (レベル1)	低信頼性 (レベル2a)	低信頼性 (レベル2a)

表1 図2、図3に示す信号コンスタレーションによる16QAMのビット信頼性

【0035】また、表2は、送信1から送信4（4つの異なるマッピングを使用）に対応するコンスタレーシ

ョンの組み合わせのいくつかの例を示している。

【表2】

送信No.	方式1 (コンスタレーション)	方式2 (コンスタレーション)	方式3 (コンスタレーション)	方式4 (コンスタレーション)
1	1	1	1	1
2	2	2	3	3
3	3	4	2	4
4	4	3	4	2

表2 図2、図3の信号コンスタレーションおよび表1のビット信頼性を用いた16QAM(4つのマッピング使用)に対するコンスタレーション変更方式の例

【0036】それぞれ全体で2つまたは4つのマッピングを用いた方式を表す2つのアルゴリズムが得られる。2つのマッピングを用いた方式は、4つのマッピングを用いた方式に比べてシステムは複雑ではないが性能面で劣っている。 i ビットおよび q ビットに対するマッピングは別々に実行可能であるため、以下、 i ビットに対するマッピングについてのみ説明する。 q ビット用のアルゴリズムも同様に機能する。

【0037】16QAMアルゴリズム (16-QAM Algorithm)

A. 2つのマッピングを使用する場合

第1ステップ (第1送信)

i_1 に対してレベル1を選択⇒ i_2 に対してレベル2を選択
— 2 a か 2 b かは自由選択

⇒第1マッピング定義

第2ステップ (第2送信)

i_2 に対してレベル1を選択⇒ i_1 に対してレベル2を選択
— 2 a か 2 b かは自由選択

⇒第2マッピング定義

第3ステップ

オプション:

(a) 第1ステップに移行し第1マッピングと第2マッピングを交互に実行

(b) 第2マッピングを使用し、第1マッピングを2回、第2マッピングを2回、…というふうに実行

【0038】B. 4つのマッピングを使用する場合

第1ステップ (第1送信)

i_1 に対してレベル1を選択⇒ i_2 に対してレベル2を選択
— 2 a か 2 b かは自由選択

⇒第1マッピング定義

【0039】第2ステップ (第2送信)

i_2 に対してレベル1を選択⇒ i_1 に対してレベル2を選択
— 2 a か 2 b かは自由選択

⇒第2マッピング定義

【0040】第3ステップ (第3送信)

オプション:

(a) i_1 に対してレベル1を選択⇒ i_2 に対して次のオプションでレベル2を選択

(a 1) 第1送信で2 aを使用した場合、2 bを使用

(a 2) 第1送信で2 bを使用した場合、2 aを使用

(b) i_2 に対してレベル1を選択⇒ i_1 に対して次のオプションでレベル2を選択

(b 1) 第2送信で2 aを使用した場合、2 bを使用

(b 2) 第2送信で2 bを使用した場合、2 aを使用

⇒第3マッピング定義

【0041】第4ステップ (第4送信)

第3ステップでオプション (a) の場合

i_2 に対してレベル1を選択⇒ i_1 に対して次のオプションでレベル2を選択

(a 1) 第2送信で2 aを使用した場合、2 bを使用

(a 2) 第2送信で2 bを使用した場合、2 aを使用

第3ステップでオプション (b) の場合

i_1 に対してレベル1を選択⇒ i_2 に対して次のオプションでレベル2を選択

(a 1) 第1送信で2 aを使用した場合、2 bを使用

(a 2) 第1送信で2 bを使用した場合、2 aを使用

⇒第4マッピング定義

【0042】第5ステップ (第5、9、13、…送信)

4つの定義済みマッピングから1つを選択

【0043】第6ステップ (第6、10、14、…送信)

以下を除いて4つの定義済みマッピングから1つを選択

(a) 第5ステップ(前回の送信)で使用したマッピング

(b) 前回の送信と同じビットに対してレベル1の信頼性を与えるマッピング

【0044】第7ステップ(第7、11、15、…送信)

最後の2回の送信で使用しなかった残り2つのマッピングから1つを選択

【0045】第8ステップ(第8、12、16、…送信)

最後の3回の送信で使用しなかったマッピングを選択

【0046】第9ステップ

第5ステップに戻る

【0047】64QAM方式(64-QAM Strategy)

64QAM方式の場合、2つの高信頼性ビット、2つの中信頼性ビット、および2つの低信頼性ビットがあり、低信頼性ビットおよび中信頼性ビットの場合、信頼性は「1」または「0」の送信に依存する(図4参照)。したがって、全体で5つのレベルの信頼性が存在する。

【0048】レベル1(高信頼性、2ビット):「1」(「0」)に対するビットマッピングは、 i ビットに対して正(負)の実空間の半分と、 q ビットに対して虚空間の半分とに分離される。ここで、「1」を正の空間の半分にマッピングしても負の空間の半分にマッピングしても違いはない。

【0049】レベル2(中信頼性、2ビット):「1」(「0」)は、 i ビットに対して4つの内側と 2×2 の外側の列にマッピングされるか q ビットに対して4つの内側と 2×2 の外側の行にマッピングされる。内側の列/行にマッピングするか外側の列/行にマッピングするかによってLLRが異なるため、レベル2はさらに分類される。

【0050】レベル2a: i_n を4つの内側の列に、 q_n

を4つの内側の行にそれぞれマッピングする。

【0051】レベル2b: レベル2aの逆マッピング。 i_n を外側の列に、 q_n を外側の行にそれぞれマッピングする。

【0052】レベル3(低信頼性、2ビット):「1」(「0」)は、 i ビットに対して1-4-5-8/2-3-6-7の列にマッピングされるか q ビットに対して1-4-5-8/2-3-6-7の行にマッピングされる。1-4-5-8の列/行にマッピングするか2-3-6-7の列/行にマッピングするかによってLLRが異なるため、レベル3はさらに分類される。

【0053】レベル3a: i_n を2-3-6-7の列に、 q_n を2-3-6-7の行にそれぞれマッピングする。

【0054】レベル3b: レベル3aの逆マッピング。 i_n を1-4-5-8の列に、 q_n を1-4-5-8の行にそれぞれマッピングする。

【0055】すべてのビットについて送信を通じて最適な平均化プロセスを確保するためには、次の項目で述べるアルゴリズムに従って信号コンスタレーションを変えることによって信頼性レベルを変更する必要がある。

【0056】ビットマッピングの順序は最初の送信の前には確定していないが、再送を通じて一貫していなければならない。例えば、最初の送信に対するビットマッピング: $i_1 q_1 i_2 q_2 i_3 q_3 \Rightarrow$ 全ての再送に対するビットマッピング: $i_1 q_1 i_2 q_2 i_3 q_3$ である。

【0057】実際のシステムにおいては、16QAMと同様に、再送を通じての平均化プロセスを実現するために可能な信号コンスタレーションとして多数の信号コンスタレーションがある。可能なコンスタレーションのいくつかの例を図5~図7に示す。図5~図7によるビット信頼性の結果を表3に示す。

【表3】

コンスタレーション	ビット i_1	ビット q_1	ビット i_2	ビット q_2	ビット i_3	ビット q_3
1	高信頼性 (レベル1)	高信頼性 (レベル1)	中信頼性 (レベル2a)	中信頼性 (レベル2b)	低信頼性 (レベル3a)	低信頼性 (レベル3b)
2	低信頼性 (レベル3b)	低信頼性 (レベル3a)	高信頼性 (レベル1)	高信頼性 (レベル1)	中信頼性 (レベル2a)	中信頼性 (レベル2b)
3	中信頼性 (レベル2b)	中信頼性 (レベル2a)	低信頼性 (レベル3a)	低信頼性 (レベル3b)	高信頼性 (レベル1)	高信頼性 (レベル1)
4	高信頼性 (レベル1)	高信頼性 (レベル1)	中信頼性 (レベル2a)	中信頼性 (レベル2b)	低信頼性 (レベル3a)	低信頼性 (レベル3b)
5	低信頼性 (レベル3a)	低信頼性 (レベル3b)	高信頼性 (レベル1)	高信頼性 (レベル1)	中信頼性 (レベル2a)	中信頼性 (レベル2b)
6	中信頼性 (レベル2a)	中信頼性 (レベル2b)	低信頼性 (レベル3a)	低信頼性 (レベル3b)	高信頼性 (レベル1)	高信頼性 (レベル1)

表3 図5~図7に示す信号コンスタレーションによる64QAMのビット信頼性

【0058】また、表4は、送信1から送信6(6つの異なるマッピングを使用)に対応するコンスタレーショ

ンの組み合わせのいくつかの例を示している。

【表4】

送信No.	方式1 (コンスタレーション)	方式2 (コンスタレーション)	方式3 (コンスタレーション)	方式4 (コンスタレーション)
1	1	1	1	1
2	2	3	5	3
3	3	2	6	2
4	4	4	4	6
5	5	5	2	5
6	6	6	3	4

表4 図5～図7の信号コンスタレーションおよび表3のビット信頼性を用いた64QAM(6つのマッピング使用)に対するコンスタレーション変更方式の例

【0059】それぞれ全体で3つまたは6つのマッピングを用いた方式を表す2つのアルゴリズムが得られる。3つのマッピングを用いた方式は、6つのマッピングを用いた方式に比べてシステムは複雑ではないが性能面で劣っている。 i ビットおよび q ビットに対するマッピングは別々に実行可能であるため、以下、 i ビットに対するマッピングについてのみ説明する。 q ビット用のアルゴリズムも同様に機能する。

【0060】64QAMアルゴリズム (64-QAM Algorithm)

A. 3つのマッピングを使用する場合

第1ステップ (第1送信)

i_1 に対してレベル1を選択

i_2 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_3$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第1マッピング定義

【0061】第2ステップ (第2送信)

オプション:

(a) i_2 に対してレベル1を選択

i_3 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_1$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

(b) i_3 に対してレベル1を選択

i_1 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_2$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第2マッピング定義

【0062】第3ステップ (第3送信)

第2ステップで (a) の場合

i_3 に対してレベル1を選択

i_1 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_2$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

第2ステップで (b) の場合

i_2 に対してレベル1を選択

i_3 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_1$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第3マッピング定義

【0063】第4ステップ (第4、7、10、…送信)

3つの定義済みマッピングから1つを選択

【0064】第5ステップ (第5、8、11、…送信)
前回の送信で使用したマッピングを除いて3つの定義済みマッピングから1つを選択

【0065】第6ステップ (第6、9、12、…送信)
最後の2回の送信で使用したマッピングを除いて3つの定義済みマッピングから1つを選択

【0066】第7ステップ

第4ステップに戻る

【0067】B. 6つのマッピングを使用する場合

第1ステップ (第1送信)

i_1 に対してレベル1を選択

i_2 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_3$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第1マッピング定義

【0068】第2ステップ (第2送信)

オプション:

(a) i_2 に対してレベル1を選択

i_3 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_1$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

(b) i_3 に対してレベル1を選択

i_1 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_2$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第2マッピング定義

【0069】第3ステップ (第3送信)

第2ステップで (a) の場合

i_3 に対してレベル1を選択

i_1 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_2$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

第2ステップで (b) の場合

i_2 に対してレベル1を選択

i_3 に対してレベル2を選択 (2 a か 2 b かは自由選択) $\Rightarrow i_1$ に対してレベル3を選択 - 3 a か 3 b かは自由選択

\Rightarrow 第3マッピング定義

【0070】第4ステップ (第4送信)

i_1 、 i_2 、 i_3 のうちの1ビットに対してレベル1を選択

残り2ビットのうちの1つに対して次の制限付きでレベ

ル2を選択

(a 1) 以前の送信のうちの1つで2 aをこのビットに使用した場合、2 bを使用

(a 2) 以前の送信のうちの1つで2 bをこのビットに使用した場合、2 aを使用

⇒残りのビットに対して次の制限付きでレベル3を選択

(b 1) 以前の送信のうちの1つで3 aをこのビットに使用した場合、3 bを使用

(b 2) 以前の送信のうちの1つで3 bをこのビットに使用した場合、3 aを使用

⇒第4マッピング定義

【0071】第5ステップ(第5送信)

第4ステップでレベル1でない2ビットのうちの1つに対してレベル1を選択

第4ステップでレベル2でない2ビットのうちの1つに対して次の制限付きでレベル2を選択

(a 1) 以前の送信のうちの1つで2 aをこのビットに使用した場合、2 bを使用

(a 2) 以前の送信のうちの1つで2 bをこのビットに使用した場合、2 aを使用

⇒残りのビットに対して次の制限付きでレベル3を選択

(b 1) 以前の送信のうちの1つで3 aをこのビットに使用した場合、3 bを使用

(b 2) 以前の送信のうちの1つで3 bをこのビットに使用した場合、3 aを使用

⇒第5マッピング定義

【0072】第6ステップ(第6送信)

第4ステップおよび第5ステップでレベル1でないビットに対してレベル1を選択

第4ステップおよび第5ステップでレベル2でないビットに対して次の制限付きでレベル2を選択

(a 1) 以前の送信のうちの1つで2 aをこのビットに使用した場合、2 bを使用

(a 2) 以前の送信のうちの1つで2 bをこのビットに使用した場合、2 aを使用

⇒残りのビットに対して次の制限付きでレベル3を選択

(b 1) 以前の送信のうちの1つで3 aをこのビットに使用した場合、3 bを使用

(b 2) 以前の送信のうちの1つで3 bをこのビットに使用した場合、3 aを使用

⇒第6マッピング定義

【0073】第7ステップ(第7、13、19、…送信)

6つの定義済みマッピングから1つを選択

【0074】第8ステップ(第8、14、20、…送信)

以下を除いて6つの定義済みマッピングから1つを選択

(a) 第7ステップ(前回の送信)で使用したマッピング

(b) 前回の送信と同じビットに対してレベル1の信頼

性を与えるマッピング

【0075】第9ステップ(第9、15、21、…送信)

6つの定義済みマッピングから1つを選択し、最後の2回の送信でレベル1でないビットに対してレベル1の信頼性を与える

【0076】第10ステップ(第10、16、22、…送信)

最後の3回の送信で使用しなかった残り3つのマッピングから1つを選択

【0077】第11ステップ(第11、17、23、…送信)

最後の4回の送信で使用しなかった残り2つのマッピングから1つを選択

【0078】第12ステップ(第12、18、24、…送信)

最後の5回の送信で使用しなかった残りのマッピングを選択

【0079】第13ステップ

第7ステップに戻る

【0080】図8は、本発明の適用が可能な通信システムの一例を示している。具体的には、この通信システムは送信機10と受信機20を有し、これらはチャンネル30を介して通信を行う。チャンネル30は、有線でも無線(つまり、エアーインタフェース)でもどちらでもよい。データ源11からデータパケットがFEC符号器12に供給され、ここで、誤りを訂正するために冗長ビットが付加される。FEC符号器から出力されたnビットは、テーブル15にコンスタレーションパターンとして記憶された適用変調方式に従って形成したシンボルを出力する変調器として機能するマッピング装置13に供給される。チャンネル30を介した送信の際、受信機20は、例えば、巡回冗長検査(CRC)によって、受信したデータパケットが正しいかどうかをチェックする。受信したデータパケットが誤りを含む場合、同パケットは一時的バッファ22に格納され、その後、再送されたデータパケットとソフト合成される。

【0081】再送は、誤り検出器(図示せず)が出す自動再送要求によって開始され、その結果、同一のデータパケットが送信機10から送信される。合成装置21において、以前受信した誤りを含むデータパケットは再送されたデータパケットとソフト合成される。合成装置21は復調器としても機能し、テーブル15に記憶された同じ信号コンスタレーションパターンを用いて、シンボルの変調時に使用したそのシンボルを復調する。

【0082】図9に示すように、テーブル15は、所定の方式に従って個々の(再)送信用に選択される複数の信号コンスタレーションパターンを記憶している。方式、つまり、変調/復調に使用する信号コンスタレーションパターンの順序は、送信機および受信機にあらかじ

め記憶されているかまたは使用前に送信機から受信機に送信される。

【0083】 上述したように、本実施の形態に係る方法では、平均ビット信頼性が平均化されるように、所定の方式に従って個々の（再）送信用に信号コンスタレーションパターンを変更する。したがって、FEC復号器23の性能は大幅に改善され、復号器からのビット誤り率（BER）が低くなる。

【0084】

【発明の効果】 以上説明したように、本発明によれば、誤り訂正能力の向上を図ることができる。

【図面の簡単な説明】

【図1】 グレイ符号化ビットシンボルを用いた16QAM変調方式を示す信号コンスタレーションの一例を示す図

【図2】 グレイ符号化ビットシンボルを用いた16QAM変調方式用の信号コンスタレーションの4つの例のうち最初の2つを示す図

【図3】 グレイ符号化ビットシンボルを用いた16QAM変調方式用の信号コンスタレーションの4つの例のうち残りの2つを示す図

【図4】 64QAMグレイ符号化ビットシンボル用の信号コンスタレーションの一例を示す図

【図5】 64QAMグレイ符号化ビットシンボル用の信号コンスタレーションの6つの例のうち最初の2つを示す図

【図6】 64QAMグレイ符号化ビットシンボル用の信号コンスタレーションの6つの例のうち次の2つを示す図

【図7】 64QAMグレイ符号化ビットシンボル用の信号コンスタレーションの6つの例のうち残りの2つを示す図

【図8】 本発明が適用された通信システムの一例を示す図

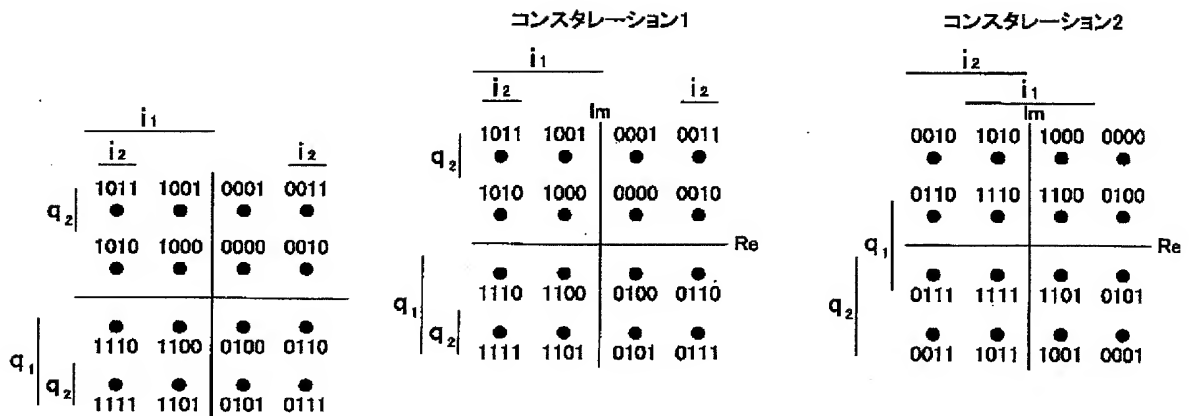
【図9】 図8に示すマッピング装置の詳細を示す図

【符号の説明】

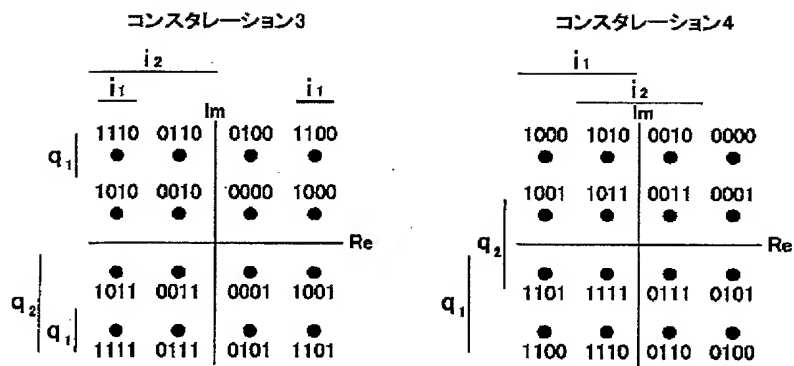
- 10 送信機
- 11 データ源
- 12 FEC符号器
- 13 マッピング装置
- 15 テーブル
- 20 受信機
- 21 合成装置
- 22 バッファ
- 23 FEC復号器
- 30 チャネル

【図1】

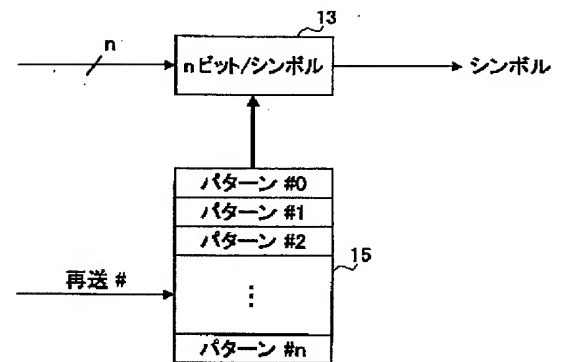
【図2】



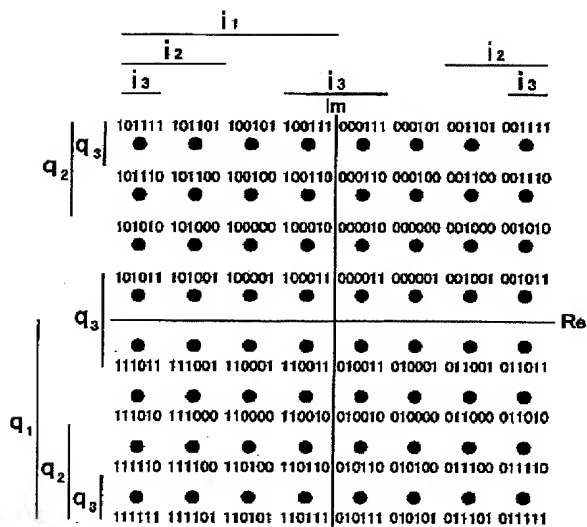
【図3】



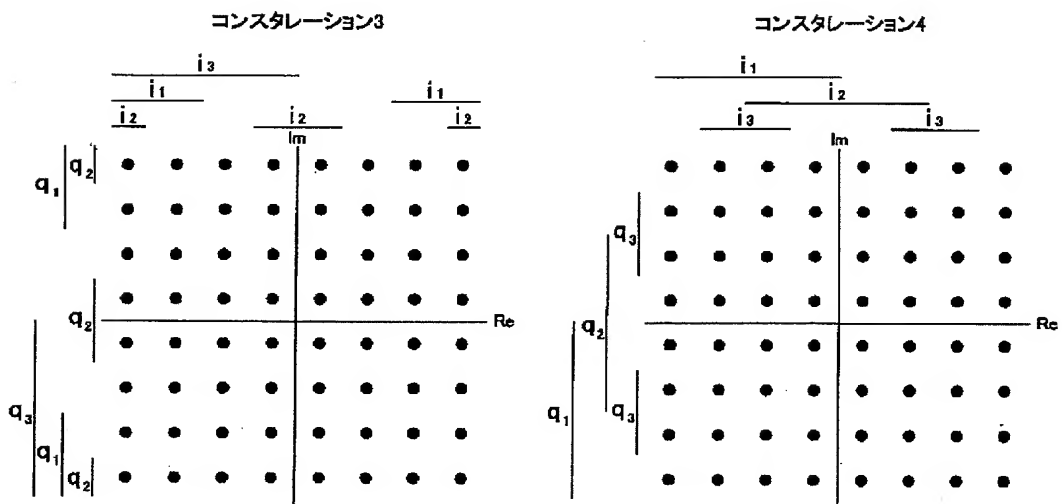
【図9】



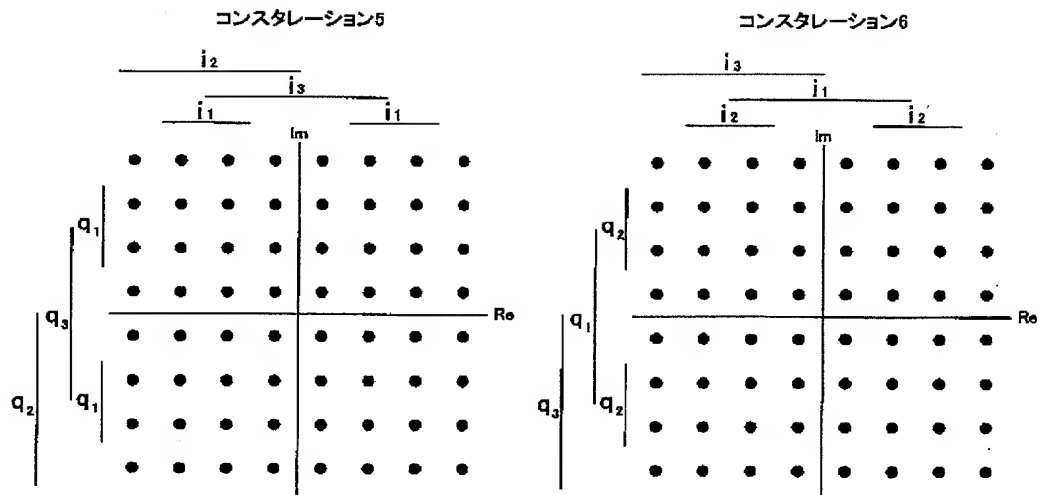
【図4】



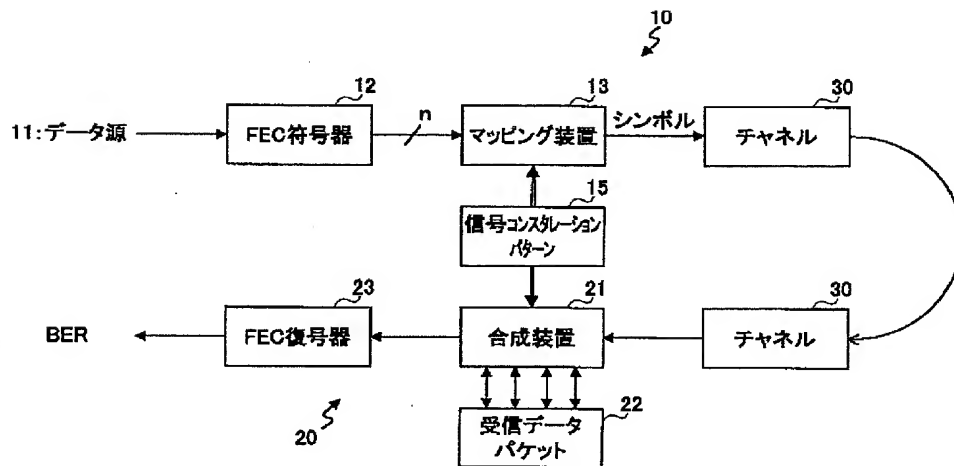
【図 6】



【図7】



【図8】



フロントページの続き

(72)発明者 ヴェンゲルター クリスティアン
ドイツ国 ランゲン 63225 モンツァシ
ュトラーセ 4シー パナソニック ヨー
ロピアン ラボラトリーズ ゲーエムベ
ー内

(72)発明者 シュミット フィーリップ ミヒアエル
ドイツ国 ランゲン 63225 モンツァシ
ュトラーセ 4シー パナソニック ヨー
ロピアン ラボラトリーズ ゲーエムベ
ー内

(72)発明者 ザイデル エイコ
ドイツ国 ランゲン 63225 モンツァシ
ュトラーセ 4シー パナソニック ヨー
ロピアン ラボラトリーズ ゲーエムベ
ー内

Fターム(参考) 5K004 AA08 JA02 JD00 JE00 JF00
5K014 AA01 BA06 DA02 FA03 HA06

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第3区分

【発行日】平成18年3月30日(2006.3.30)

【公開番号】特開2003-338852(P2003-338852A)

【公開日】平成15年11月28日(2003.11.28)

【出願番号】特願2003-127445(P2003-127445)

【国際特許分類】

H O 4 L 27/36 (2006.01)

H O 4 L 1/00 (2006.01)

H O 4 L 1/16 (2006.01)

【F I】

H O 4 L 27/00 F

H O 4 L 1/00 B

H O 4 L 1/16

【手続補正書】

【提出日】平成18年2月13日(2006.2.13)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】発明の名称

【補正方法】変更

【補正の内容】

【発明の名称】データ送信装置

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】 コンスタレーションリアレンジメントを用いるデータ送信装置であって、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記第1の16QAMコンスタレーションパターンおよび前記第2の16QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られる、

ことを特徴とするデータ送信装置。

【請求項2】 コンスタレーションリアレンジメントを用いるデータ送信装置であって、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記第1の16QAMコンスタレーションパターンおよび前記第2の16QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られ

る、

ことを特徴とするデータ送信装置。

【請求項3】 コンスタレーションリアレンジメントを用いるデータ送信装置であって、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記第2の16QAMコンスタレーションパターンは、前記第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られる、

ことを特徴とするデータ送信装置。

【請求項4】 コンスタレーションリアレンジメントを用いるデータ送信装置であって、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記第2の16QAMコンスタレーションパターンは、前記第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ送信装置。

【請求項5】 複数の16QAMコンスタレーションパターンを用いるデータ受信装置であって、

16QAMコンスタレーションパターンを用いてシンボルを復調する復調部を具備し、

第1の16QAMコンスタレーションパターンおよび第2の16QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ受信装置。

【請求項6】 複数の16QAMコンスタレーションパターンを用いるデータ受信装置であって、

16QAMコンスタレーションパターンを用いてシンボルを復調する復調部を具備し、

第2の16QAMコンスタレーションパターンは、第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ受信装置。

【請求項7】 コンスタレーションリアレンジメントを用いるデータ送信装置と、複数の16QAMコンスタレーションパターンを用いるデータ受信装置とからなるデータ通信システムにおいて用いられるデータ受信装置であって、

前記データ送信装置は、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記データ受信装置は、

16 QAMコンスタレーションパターンを用いてシンボルを復調する復調部を具備し、
前記第1の16 QAMコンスタレーションパターンおよび前記第2の16 QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、
ことを特徴とするデータ受信装置。

【請求項8】 コンスタレーションリアレンジメントを用いるデータ送信装置と、複数の16 QAMコンスタレーションパターンを用いるデータ受信装置とからなるデータ通信システムにおいて用いられるデータ受信装置であって、

前記データ送信装置は、

初回送信時に、第1の16 QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16 QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記データ受信装置は、

16 QAMコンスタレーションパターンを用いてシンボルを復調する復調部を具備し、
前記第2の16 QAMコンスタレーションパターンは、前記第1の16 QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ受信装置。

【請求項9】 前記復調部は、

初回送信時における前記第1の16 QAMコンスタレーションパターンに基づいて配列されたデータと、再送時における前記第2の16 QAMコンスタレーションパターンに基づいて配列されたデータとを合成する、

ことを特徴とする請求項5から請求項8のいずれかに記載のデータ受信装置。

【請求項10】 前記第1の16 QAMコンスタレーションパターンに基づいて配列されたデータが誤りを含む場合、再送要求に従って、前記第2の16 QAMコンスタレーションパターンに基づいて配列されたデータを受信する、

ことを特徴とする請求項5から請求項9のいずれかに記載のデータ受信装置。

【請求項11】 コンスタレーションリアレンジメントを用いるデータ送信装置と、複数の16 QAMコンスタレーションパターンを用いるデータ受信装置とからなるデータ通信システムであって、

前記データ送信装置は、

初回送信時に、第1の16 QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16 QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記データ受信装置は、

16 QAMコンスタレーションパターンを用いてシンボルを復調する復調部を具備し、
前記第1の16 QAMコンスタレーションパターンおよび前記第2の16 QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ通信システム。

【請求項12】 コンスタレーションリアレンジメントを用いるデータ送信装置と、

複数の 16 QAM コンスタレーションパターンを用いるデータ受信装置とからなる通信システムであって、

前記データ送信装置は、

初回送信時に、第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第 2 の 16 QAM コンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、

前記データ受信装置は、

16 QAM コンスタレーションパターンを用いてシンボルを復調する復調部を具備し、

前記第 2 の 16 QAM コンスタレーションパターンは、前記第 1 の 16 QAM コンスタレーションパターンにおいて 1 シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、第 1 ビット i_1 の位置と第 3 ビット i_2 の位置とを入れ替え、第 2 ビット q_1 の位置と第 4 ビット q_2 の位置とを入れ替えることによって得られる、

ことを特徴とするデータ通信システム。

【請求項 13】 前記復調部は、

初回送信時における前記第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータと、再送時における前記第 2 の 16 QAM コンスタレーションパターンに基づいて配列されたデータとを合成する、

ことを特徴とする請求項 11 または請求項 12 記載のデータ通信システム。

【請求項 14】 前記第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータが誤りを含む場合、再送要求に従って、前記第 2 の 16 QAM コンスタレーションパターンに基づいて配列されたデータを受信する、

ことを特徴とする請求項 11 から請求項 13 のいずれかに記載のデータ通信システム。

【請求項 15】 コンスタレーションリアレンジメントを用いるデータ送信方法であって、

初回送信時に、第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第 2 の 16 QAM コンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信ステップを具備し、

前記第 1 の 16 QAM コンスタレーションパターンおよび前記第 2 の 16 QAM コンスタレーションパターンのうちの 1 つのコンスタレーションパターンは、1 シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、第 1 ビット i_1 の位置と第 3 ビット i_2 の位置とを入れ替え、第 2 ビット q_1 の位置と第 4 ビット q_2 の位置とを入れ替えることによって得られる、

ことを特徴とするデータ送信方法。

【請求項 16】 コンスタレーションリアレンジメントを用いるデータ送信方法であって、

初回送信時に、第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第 2 の 16 QAM コンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信ステップを具備し、

前記第 1 の 16 QAM コンスタレーションパターンおよび前記第 2 の 16 QAM コンスタレーションパターンのうちの 1 つのコンスタレーションパターンは、1 シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、第 3 ビット i_2 の位置と第 4 ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ送信方法。

【請求項 17】 コンスタレーションリアレンジメントを用いるデータ送信方法であって、

初回送信時に、第 1 の 16 QAM コンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第 2 の 16 QAM コンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信方法を具備し、

前記第 2 の 16 QAM コンスタレーションパターンは、前記第 1 の 16 QAM コンスタ

レーションパターンにおいて1シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られる、
ことを特徴とするデータ送信方法。

【請求項18】 コンスタレーションリアレンジメントを用いるデータ送信方法であって、

初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信ステップを具備し、

前記第2の16QAMコンスタレーションパターンは、前記第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ送信方法。

【請求項19】 複数の16QAMコンスタレーションパターンを用いるデータ受信方法であって、

16QAMコンスタレーションパターンを用いてシンボルを復調する復調ステップを具備し、

第1の16QAMコンスタレーションパターンおよび第2の16QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、(i) 第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii) 第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ受信方法。

【請求項20】 複数の16QAMコンスタレーションパターンを用いるデータ受信方法であって、

16QAMコンスタレーションパターンを用いてシンボルを復調する復調ステップを具備し、

第2の16QAMコンスタレーションパターンは、第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス (i_1, q_1, i_2, q_2) に対して、(i) 第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii) 第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、

ことを特徴とするデータ受信方法。

【請求項21】 前記復調ステップは、

初回送信時における前記第1の16QAMコンスタレーションパターンに基づいて配列されたデータと、再送時における前記第2の16QAMコンスタレーションパターンに基づいて配列されたデータとを合成する、

ことを特徴とする請求項19または請求項20記載のデータ受信方法。

【請求項22】 前記第1の16QAMコンスタレーションパターンに基づいて配列されたデータが誤りを含む場合、再送要求に従って、前記第2の16QAMコンスタレーションパターンに基づいて配列されたデータを受信する、

ことを特徴とする請求項19から請求項21のいずれかに記載のデータ受信方法。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0001

【補正方法】変更

【補正の内容】

【0001】

【発明の属する技術分野】

本発明は、データ送信装置に関する。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

本発明の目的は、より高い誤り訂正能力を有するデータ送信装置を提供することである。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0018

【補正方法】変更

【補正の内容】

【0018】

【課題を解決するための手段】

本発明のデータ送信装置は、コンスタレーションリアレンジメントを用いるデータ送信装置であって、初回送信時に、第1の16QAMコンスタレーションパターンに基づいて配列されたデータを送信し、再送時に、第2の16QAMコンスタレーションパターンに基づいて配列された前記データの全部または一部を送信する送信部を具備し、(1)前記第1の16QAMコンスタレーションパターンおよび前記第2の16QAMコンスタレーションパターンのうちの1つのコンスタレーションパターンは、1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、あるいは、(2)前記第2の16QAMコンスタレーションパターンは、前記第1の16QAMコンスタレーションパターンにおいて1シンボルに割り当てられたビットシーケンス(i_1, q_1, i_2, q_2)に対して、(i)第1ビット i_1 の位置と第3ビット i_2 の位置とを入れ替え、第2ビット q_1 の位置と第4ビット q_2 の位置とを入れ替えることによって得られ、または、(ii)第3ビット i_2 の位置と第4ビット q_2 の位置に存在するビットをそれぞれ論理的に反転させることによって得られる、構成を採る。